

高集成度多模式单级 AC-DC BUCK 转换器

涂建宏¹, 鄢林峻¹, 骆晓然¹, 吴 强^{1*}, 朱樟明²

(1. 西南交通大学信息科学与技术学院, 四川成都 610000; 2. 西安电子科技大学集成电路学部, 陕西西安 710071)

摘 要: 针对传统交流转直流 (Alternating Current-Direct Current, AC-DC) 电源转换方案中两级结构外围器件多、体积大、成本高等问题, 本文提出了一种高集成度、多模式控制的单级 AC-DC BUCK 转换器, 实现了交流高压到直流低压的直接转换。相对于传统两级方案或反激拓扑结构, 本文方案有效减少了外围元器件的使用, 大幅提高了系统集成度, 有效减小了系统体积并降低了应用成本。为提升变换器在全负载区间内的转换效率, 本文对 BUCK 转换器的静态损耗、导通损耗与动态损耗进行了系统性分析, 明确了功率损耗与峰值电感电流、开关频率的关系, 并建立了损耗模型。随后, 依据建立的损耗模型, 确定了可随负载自适应变化的峰值电流与开关频率控制曲线, 并采用了脉冲宽度调制 (Pulse Width Modulation, PWM) 与脉冲频率调制 (Pulse Frequency Modulation, PFM) 融合的多模式控制策略。转换器在重载时工作于 PWM/PFM 混合模式, 兼顾负载响应速度与输出纹波抑制; 中载时切换到固定频率 PWM 模式, 优化转换效率; 轻载时工作于 PFM 模式, 大幅降低开关损耗, 实现了不同负载条件下的高效控制。同时, 为突破传统驱动电路对片外 VDD 电容的依赖, 本文设计了无片外电容的高压自供电驱动电路。电路利用耗尽型结型场效应晶体管 (Junction Field-Effect Transistor, JFET) 实现芯片自供电, 并借助其寄生电容为功率金属氧化物半导体场效应晶体管 (Metal-Oxide-Semiconductor Field Effect Transistor, MOSFET) 栅端提供驱动电流, 内部仅需集成 220 pF 的 VDD 电容, 进一步缩减了外围器件的数量, 提升了系统集成度。基于 BCD 工艺 (0.25 μm 、700 V) 完成了所提出的 BUCK 控制器的设计与流片, 芯片集成了功率 MOSFET、片内 VDD 电容, 除去功率 MOSFET 后的控制器核心面积仅为 0.88 mm²。为进一步减少外围器件, 芯片与反馈二极管与续流二极管合封, 外围器件除了桥式整流仅有储能电感和输出电容。同时, 转换器主要工作于断续导通模式 (Discontinuous Conduction Mode, DCM), 满载时进入连续导通模式 (Continuous Conduction Mode, CCM), 有效减小了输出电感体积。为验证所提方案的可行性与性能, 搭建了专用测试平台进行全面测试, 测试结果表明, 该转换器在极简的应用条件下, 输入 85 Vac、输出 1.5 W 时峰值转换效率达到 78.4%。转换器输入电压覆盖 85~265 Vac 宽范围, 输出电压稳定在 5 V, 负载调整率优于 $\pm 1.5\%$, 线性调整率优于 2.4%, 最大输出电流可达 300 mA。

关键词: BUCK; 脉冲频率调制 (PFM); 脉冲宽度调制 (PWM); 无片外 VDD 电容; 高集成度

基金项目: 国家自然科学基金 (No.62474145, No.62174139)

中图分类号: TN43 **文献标识码:** A **文章编号:** 0372-2112(2026)04-1680-12

电子学报 URL: <http://www.ejournal.org.cn> **DOI:** 10.12263/DZXB.20260078

A Highly Integrated and Multi-Mode Single-Stage AC-DC BUCK Converter

TU Jianhong¹, WU Linjun¹, LUO Xiaoran¹, WU Qiang^{1*}, ZHU Zhangming²

(1. School of Information Science and Technology, Southwest Jiaotong University, Chengdu, Sichuan 610000, China;

2. School of Integrated Circuits, Xidian University, Xi'an, Shaanxi 710071, China)

Abstract: To address the issues of excessive peripheral components, large volume, and high cost in the two-stage topology used in conventional alternating current-direct current (AC-DC) power conversion solutions, this paper proposes a single-stage AC-DC BUCK converter with high integration and multi-mode control, which realizes direct conversion from high-voltage AC to low-voltage DC. Compared with traditional two-stage schemes or flyback topologies, the proposed solution effectively reduces the usage of peripheral components, significantly improves system integration, and lowers both system volume and application cost. To enhance the conversion efficiency of the converter across the full load range, this paper systematically analyzes the static loss, conduction loss, and dynamic loss of the BUCK converter, clarifies the relationships between power loss and peak inductor current as well as switching frequency, and establishes a loss model. Based on the derived loss model, the control curves of peak current and switching frequency that adaptively vary with load conditions are determined, and a multi-mode control strategy combining pulse width modulation (PWM) and pulse frequency modulation

(PFM) is adopted. The converter operates in a hybrid PWM/PFM mode under heavy load to balance load response speed and output ripple suppression; switches to fixed-frequency PWM mode at medium load for optimized conversion efficiency; and operates in PFM mode under light load to substantially reduce switching loss, thereby achieving high-efficiency control under various load conditions. Meanwhile, to break the dependence of conventional drive circuits on off-chip VDD capacitors, a high-voltage self-powered drive circuit without off-chip capacitors is designed. The circuit utilizes a depletion-mode junction field-effect transistor (JFET) to realize chip self-power supply and provides drive current for the gate of the power MOSFET through its parasitic capacitance, requiring only an integrated 220 pF on-chip VDD capacitor, which further reduces the number of peripheral devices and improves system integration. The proposed BUCK controller is designed and fabricated based on the BCD process (0.25 μm , 700 V). The chip integrates a power metal-oxide-semiconductor field effect transistor (MOSFET) and an on-chip VDD capacitor, with a core controller area of only 0.88 mm² excluding the power MOSFET. To further minimize peripheral components, the chip is co-packaged with a feedback diode and freewheeling diode, leaving only an energy-storage inductor and an output capacitor as peripheral devices besides the bridge rectifier. In addition, the converter mainly operates in discontinuous conduction mode (DCM) and enters continuous conduction mode (CCM) at full load, effectively reducing the volume of the output inductor. To verify the feasibility and performance of the proposed scheme, a dedicated test platform is built for comprehensive measurements. The test results show that the converter achieves a peak conversion efficiency of 78.4% at an input of 85 Vac and an output power of 1.5 W under extremely simple application conditions. It supports a wide input voltage range of 85-265 Vac with a stable 5 V output voltage. The load regulation is better than $\pm 1.5\%$, the line regulation is better than 2.4%, and the maximum output current reaches 300 mA.

Keywords: BUCK; pulse frequency modulation; pulse width modulation; on-chip VDD capacitors; high integration
Foundation Item(s): National Natural Science Foundation of China (No.62474145, No.62174139)

0 引言

BUCK 电源在电子设备中应用广泛^[1-2], 具有高效率、结构简单、小体积轻量化的特点, 适用于对电源稳定性和体积要求较高的场景, 如智能手机、小家电, 以及电源管理、智能家居、汽车电子和工业自动化等领域^[3-5]。对于交流转直流 (Alternating Current-Direct Current, AC-DC) 的应用场景, 为了得到更高的转换效率和输出精度, 电源往往采用两级结构, BUCK 电路通常作为第二级^[6-7]。但是两级结构意味着更多的外围元器件, 对于成本和体积都是巨大的挑战, 在低成本、小体积的应用场景中并非最优方案。

单级转换器的优点在于结构简单、器件数量少、体积小和使用成本低^[8-12],更加符合便携式和集成化的发展。目前对于小功率单级 AC-DC 转换器的应用方案主要有两种,反激转换器和BUCK转换器^[13]。反激变换器具有良好的电气隔离和输出性能,但外围器件数量多,体积上并不占优势。因此,很多研究集中在优化反激变换器外围器件的面积,He 等人^[14]中采用初级线圈反馈并为芯片供电,从而去除辅助绕组。Tang 等人^[15]中采用初侧电感峰值电流控制和PFM/PWM 混合控制无缝切换的控制模式来消除外置的VDD电容。尽管针对反激变换器的成本和体积有很多的研究,但是BUCK转换器的外围器件数量还是远少于反激变换器^[13]。在消费电子、发光二极管(Light Emitting Diode, LED)照明等应用场景,电源并不需要电气隔离,BUCK变换器低成本、小体积的优势使其

成为更理想的选择。

图 1 是单级 AC-DC BUCK 转换器框图,需要同时实现 AC-DC 整流和 DC-DC 稳压,将 220 V 交流电压转为 5 V 直流电压。如此巨大的输入输出压差,功率器件需兼顾高频开关与宽电压应力,开关损耗与导通损耗难以同时优化。因此,选择合适的控制模式降低损耗是提升 AC-DC 转换器效率的关键。为了在动态负载情况下仍保持高效率, Kim 等人^[16]提出了在 PWM/ PFM 模式之间自动且无缝切换的技术; Hao 等人^[17]在重载情况下工作于 PWM 模式,在轻载条件下切换到带滑动开关频率的脉冲跨周期调制 (Pulse Skip Modulation, PSM) 模式。但这些研究主要针对 DC-DC 转换器,对于单级 AC-DC 转换器效率提升的研究较少。

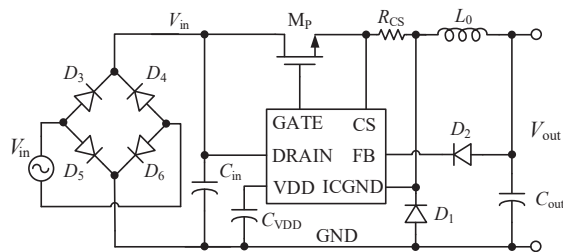


图1 单级AC-DC BUCK转换器

Figure 1 Single-stage AC-DC BUCK converter

BUCK 转换器的体积也并非不能进一步优化, Hwang 等人^[18]通过动态电流补偿器的瞬态响应增强技术,大幅降低输出谐波和电压纹波,从而可选用小体积电容缩减面积。Huang 等人^[19]提出采用单电感

双端输出 (Single-Inductor Dual-Output, SIDO) 的方式以提高转换器使用面积效率。但都没有实际减少外围器件的数量,对变换器体积的优化有限。本文提出了一种具有高转换效率、低待机功耗、无片外 VDD 电容的 AC-DC BUCK 控制方案,只需极少的外围器件,就可实现 220 V 交流电压到 5 V 直流电压的转换。

1 系统损耗分析

小功率的 AC-DC 转换器由于输入输出电压之间的巨大差值,使得功率损耗巨大。因此,我们必须对转换器的功率损耗做出分析,得到最优的控制方案,减小功率损耗,提升传输效率。BUCK 拓扑的功率损耗主要分为静态损耗、导通损耗和动态损耗^[13]。对于 AC-DC 转换器,由于输出功率较大,静态损耗占比很小。导通损耗主要存在于功率级电路的电流通路上。功率器件存在寄生参数,当电流流过寄生电阻或压降时,必然消耗掉一部分能量。对于小功率设备,导通损耗通常占据总功耗的很大一部分。因此,优化功率级的导通损耗是提高转换效率的关键。图 2 展示了 BUCK 转换器的寄生参数模型,导通损耗可以表示为

$$P_{\text{conduction}} = I_{\text{Cin}}^2 R_{\text{Cin}} + I_{\text{SW}}^2 R_{\text{SW}} + I_{\text{L0}}^2 R_{\text{L0}} + V_{\text{D}} I_{\text{D}} + I_{\text{Cout}}^2 R_{\text{Cout}} \quad (1)$$
 其中, R_{Cin} 和 R_{Cout} 分别为输入和输出电容的寄生串联电阻, R_{SW} 为功率管的导通电阻, R_{L0} 为电感的寄生串联电阻, V_{D} 为续流二极管的导通压降。

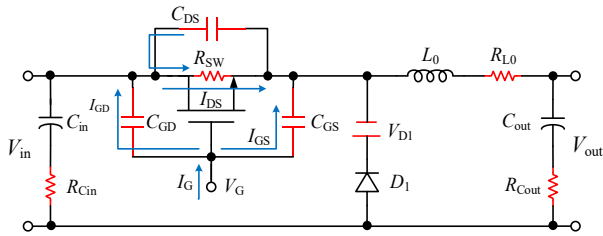


图 2 BUCK 转换器寄生参数模型

Figure 2 Parasitic parameter model of BUCK converter

动态损耗分为交越损耗和驱动损耗,主要是由于功率管的导通和关闭并不是瞬间完成的,存在电流与电压的交叠区以及电荷的充放。图 3 展示了功率管的导通过程,在 V_{DS} 下降的过程中,功率管的电压 V_{DS} 和电流 I_{DS} 存在交叠,产生了交叠损耗,这一阶段也称为米勒平台。当功率管关断时,同样会经历一次米勒平台,同时栅端电荷被放掉,造成驱动损耗。动态损耗可表示为

$$P_{\text{Dynamic}} = P_{\text{over}} + P_{\text{Driver}} = V_{\text{DS}} I_{\text{DS}} t_{\text{over}} f_{\text{sw}} + V_{\text{G}} Q_{\text{G}} f_{\text{sw}} \quad (2)$$
 其中, t_{over} 为交叠时间, f_{sw} 为开关频率。

通过上述分析,BUCK 转换器的损耗主要与工作电流和开关频率有关,而电流又与峰值电压 V_{CS} 相关。

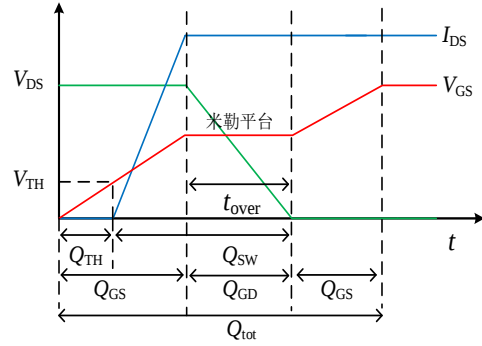


图 3 功率管导通过程

Figure 3 Turn-on process of power MOSFET

因此,本文以峰值电压 V_{CS} 和频率 f_{sw} 为变量,研究 BUCK 转换器的功率损耗。对于峰值电压控制型的 BUCK 转换器,电感峰值电流可表示为

$$I_{\text{L_max}} = V_{\text{CS}} / R_{\text{CS}} \quad (3)$$

根据实际仿真分析,将电感峰值电流作为输入平均电流:

$$I_{\text{IN}} = I_{\text{L_max}} \quad (4)$$

根据在一个周期内电感能量是否释放完,开关电源可分为连续导通模式 (Continuous Conduction Mode, CCM)、临界导通模式 (Boundary Conduction Mode, BCM)、断续导通模式 (Discontinuous Conduction Mode, DCM) 三种工作状态^[13],不同工作状态下电感电流 I_{L} 的波形如图 4 所示。

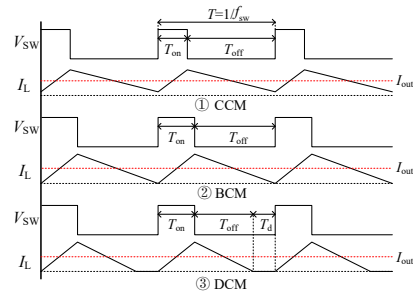


图 4 CCM、BCM、DCM 工作波形

Figure 4 Operating waveforms of CCM, BCM and DCM

以 BCM 为边界,将损耗分为 CCM 和 DCM 讨论。系统工作在 BCM 时,根据伏秒平衡,考虑续流二极管压降,导通占空比为

$$D = \frac{V_{\text{out}} + V_{\text{D}}}{V_{\text{in}} + V_{\text{D}}} \quad (5)$$

则系统工作频率可表示为

$$f_{\text{BCM}} = \frac{R_{\text{CS}} D (V_{\text{in}} - V_{\text{out}})}{V_{\text{CS}} L_0} \quad (6)$$

系统工作在 CCM 时,导通占空比与 BCM 相同,则电感电流纹波与频率的关系可表示为

$$\Delta I_L = \frac{D(V_{in} - V_{out})}{f_{CCM} L_0} \quad (7)$$

根据图 4 波形,输出电流为电感电流的平均值,可表示为

$$I_{out_CCM} = I_{L_max} - \frac{1}{2} \Delta I_L \quad (8)$$

在功率管导通或关闭时,电感电流随时间变化的表达式为

$$I_{Lon(t)} = I_{out_CCM} - \frac{\Delta I_L}{2} + \frac{\Delta I_L}{DT} t \quad (9)$$

$$I_{Loff(t)} = I_{out_CCM} + \frac{\Delta I_L}{2} - \frac{\Delta I_L}{(1-D)T} t \quad (10)$$

根据以上公式,在一个开关周期 T 内,流过输入电容 C_{in} 的等效电流可表示为

$$I_{Cin_CCM} = \sqrt{\frac{1}{T} \left(\int_0^{DT} (I_{in} - I_{Lon(t)})^2 dt + \int_0^{(1-D)T} I_{in}^2 dt \right)} \quad (11)$$

流过输出电容 C_{out} 的有效电流可表示为

$$I_{Cout_CCM} = \sqrt{\frac{1}{T} \left(\int_0^{DT} (I_{Lon(t)} - I_{out_CCM})^2 dt + \int_0^{(1-D)T} (I_{Loff(t)} - I_{out_CCM})^2 dt \right)} = \frac{\Delta I_L}{2\sqrt{3}} \quad (12)$$

在功率管导通时,流过导通电阻 R_{sw} 的有效电流可表示为

$$I_{SW_CCM} = \sqrt{\frac{1}{T} \left(\int_0^{DT} I_{Lon(t)}^2 dt \right)} = \sqrt{D \left(I_{out_CCM}^2 + \frac{1}{12} \Delta I_L^2 \right)} \quad (13)$$

在功率管关闭时,流过续流二极管的有效电流可表示为

$$I_{D_CCM} = \sqrt{\frac{1}{T} \left(\int_0^{(1-D)T} I_{Loff(t)}^2 dt \right)} = \sqrt{(1-D) \left(I_{out_CCM}^2 + \frac{1}{12} \Delta I_L^2 \right)} \quad (14)$$

在一个开关周期 T 内,流过电感的有效电流可表示为

$$I_{L_CCM} = \sqrt{\frac{1}{T} \left(\int_0^{DT} I_{Lon(t)}^2 dt + \int_0^{(1-D)T} I_{Loff(t)}^2 dt \right)} = \sqrt{\left(I_{out_CCM}^2 + \frac{1}{12} \Delta I_L^2 \right)} \quad (15)$$

当系统工作在 DCM 时,电感电流会泄放到零,即电感电流纹波等于电感峰值电流:

$$\Delta I_L = \frac{V_{CS}}{R_{CS}} \quad (16)$$

若开关频率为 f_{DCM} ,可以推导出:

$$D_{on} = \frac{V_{CS} L_0}{R_{CS} (V_{in} - V_{out})} f_{DCM} \quad (17)$$

$$D_{off} = \frac{V_{CS} L_0}{R_{CS} (V_{out} + V_D)} f_{DCM} \quad (18)$$

则输出电流可表示为

$$I_{out_DCM} = \frac{V_{CS}}{2R_{CS}} (D_{on} + D_{off}) \quad (19)$$

根据以上公式,在一个周期 T 内,流过输入电容 C_{in} 的有效电流可表示为

$$I_{Cin_DCM} = \sqrt{\frac{1}{T} \left(\int_0^{D_{on}T} \left(I_{in} - \frac{\Delta I_L}{D_{on}T} t \right)^2 dt + \int_0^{(1-D_{on})T} I_{in}^2 dt \right)} \quad (20)$$

流过输出电容 C_{out} 的有效电流可表示为

$$I_{Cout_DCM} = \sqrt{\frac{1}{T} \left(\int_0^{(1-D_{on}-D_{off})T} I_{out_DCM}^2 dt + \int_0^{D_{on}T} \left(\frac{\Delta I_L}{D_{on}T} t - I_{out_DCM} \right)^2 dt + \int_0^{D_{off}T} \left(I_{L_max} - \frac{\Delta I_L}{D_{off}T} t - I_{out_DCM} \right)^2 dt \right)} \quad (21)$$

在功率管导通时,流过导通电阻 R_{sw} 的有效电流可表示为

$$I_{SW_DCM} = \sqrt{\frac{1}{T} \left(\int_0^{D_{on}T} \left(\frac{\Delta I_L}{D_{on}T} t \right)^2 dt \right)} = \sqrt{\frac{1}{3} D_{on} \Delta I_L^2} \quad (22)$$

在功率管关闭时,流过续流二极管的有效电流可表示为

$$I_{D_DCM} = \sqrt{\frac{1}{T} \int_0^{D_{off}T} \left(I_{L_max} - \frac{\Delta I_L}{D_{off}T} t \right)^2 dt} = \sqrt{\frac{1}{3} D_{off} \Delta I_L^2} \quad (23)$$

在一个开关周期 T 内,流过电感的有效电流可表示为

$$I_{L_DCM} = \sqrt{\frac{1}{T} \left(\int_0^{D_{on}T} \left(\frac{\Delta I_L}{D_{on}T} t \right)^2 dt + \int_0^{D_{off}T} \left(I_{L_max} - \frac{\Delta I_L}{D_{off}T} t \right)^2 dt \right)} = \sqrt{\frac{1}{3} (D_{on} + D_{off}) \Delta I_L^2} \quad (24)$$

将上述公式代入式(1)中可以得出 BUCK 转换器的损耗与开关频率 f_{sw} 和峰值电压 V_{CS} 的关系。通过以上公式建立 BUCK 转换器损耗模型,仿真结果如图 5 所示,选取合适的控制曲线,可有效减少损耗。红色曲线为本文提出的控制曲线,可分解成开关频率和峰值电压控制曲线。重载时系统工作在 PWM/PFM

混合模式,负载响应速度最快,最大开关频率 45 kHz,可以减少输出纹波。中载时系统工作在 PWM 模式,开关频率 22 kHz,提高转换效率。轻载时系统工作在 PFM 模式,最小开关频率 500 Hz,降低开关损耗。由于是小功率应用,选取的控制曲线主要工作在 DCM,只有在满载时才会进入 CCM,能有效减小电感的体积。

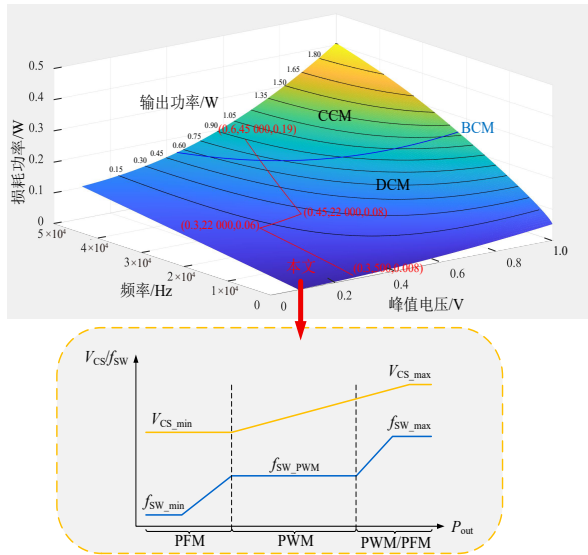


图5 损耗模型和控制曲线

Figure 5 Loss model and control curve

2 电路实现

开关电源的控制模式可分为电压控制、电流控制以及滑模控制^[20],本文 BUCK 电源采用峰值电流控制,电路设计简单,环路稳定性好。图 6 展示了本文提出的多模式 AC-DC BUCK 芯片框图。

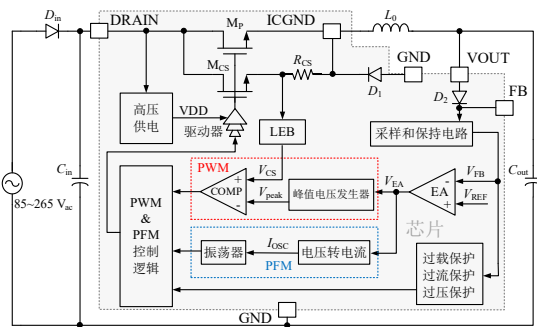


图6 提出的多模式 AC-DC BUCK 芯片框图

Figure 6 Block diagram of the proposed multi-mode AC-DC BUCK chip

功率管 M_p 两端为芯片输入 DRAIN 端和芯片地。传统的电感电流检测一般在功率管 M_p 和电感 L_0 之间串联一个很小的采样电阻,这样采样电压 V_{CS} 一般较高,当输出电流较大时,往往造成较大的损耗。本文通过 M_{CS} 镜像流过电感 L_0 的电流,再经过内部采样电

阻 R_{CS} 产生较小采样电压 V_{CS} ,有效减少了损耗。同时加入前沿消隐 (Leading Edge Blanking, LEB) 电路,避免由外部容性负载或二极管反向恢复导致功率管在开通瞬间出现的电流尖峰误触发功率管关断。输出引脚 VOUT 连接反馈二极管 D_2 的阳极,阴极连接芯片 FB 引脚。由于 ICGND 连接在电感 L_0 的一端,电位相对于 GND 是浮动的,采样二极管具有采样输出电压和隔离高压的双重作用,具体为功率管关断时,反馈二极管 D_2 正向导通,芯片通过 FB 引脚采样输出电压 VOUT;功率管导通时,ICGND 突变至 DRAIN,FB 同步突变,反馈二极管 D_2 反向截止,可以隔离输入端高压,确保反馈电阻两端的电压差满足工艺耐压要求。反馈电压经过内部采样电路后,送入误差放大器,产生误差放大信号 V_{EA} 。一方面,误差放大信号 V_{EA} 通过电压转电流电路产生与负载相关的误差放大电流 I_{OSC} , I_{OSC} 作为振荡器内部电容的充放电电流,决定了振荡器的输出频率。将该频率作为基准频率,控制功率管开启,实现 PFM 控制。另一方面,误差放大信号 V_{EA} 通过峰值电压发生器产生峰值电压 V_{peak} ,与采样电压 V_{CS} 比较,得到功率管关断信号。峰值电压 V_{peak} 随负载增大而增大,实现 PWM 控制。基准频率与关断信号相结合,产生控制功率 MOSFET 的开关信号。开关信号的频率和导通占空比将随负载实时改变,还能根据轻重载变化切换控制模式,实现 PWM/PFM 混合控制,能有效降低芯片的损耗。为了进一步提高芯片集成度和减小芯片面积,设计了无片外电容的自供电电路,除了生成电源 VDD 为芯片供电,还为驱动器提供了驱动电流。

2.1 效率控制曲线实现

根据前文损耗分析得出的效率控制曲线,控制电路需要实现跟随负载变化以及 PWM/PFM 模式切换,本文提出了如图 7 所示的控制电路。反馈电压经过电压分压后,通过一级缓冲器 OP1 进行传输。缓冲器具有输入阻抗大,输出阻抗小的特点,可以减少反馈电压在传输过程中的电压损耗,使反馈电压更加精确。对于 AC-DC BUCK 开关电源,仅在续流阶段,即功率 MOSFET 关断时进行输出电压采样。为了确保采样电压的稳定性,防止 MOSFET 关断瞬间输出电压抖动对采样电压的影响,一般延时一段时间后才进行采样。 M_s 为采样开关,当 PWM 信号为低,即 MOSFET 关断时,经过一段延时后,采样信号 samp 有一段高脉冲, M_s 导通并传输采样电压,脉冲宽度即为采样时间。在采样前,缓冲器使能信号 EN 一直为高,缓冲器工作,确保采样开关导通前采样电压是稳定的。采样时间很短,采样结束后,采样电压 V_{FB} 通过电容 C_{FB} 维持。采样电压 V_{FB} 与基准电压 V_{REF} 的差值通过误差放大器放大,得到误差放大信号 V_{EA} 。

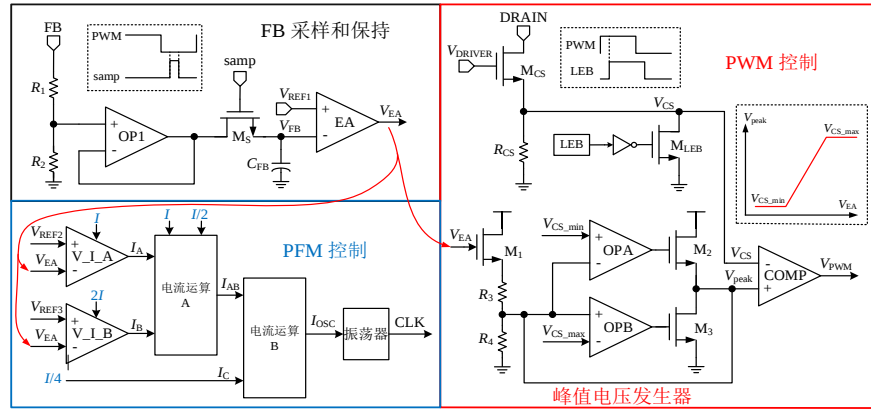


图 7 提出的控制曲线实现电路

Figure 7 Implementation circuit of the proposed control curve

误差放大器采用两级运放实现,如图8所示。第一级运放采用二极管连接型NMOS管做负载,这种运放的增益线性度高,便于精确控制增益,调节效率控制曲线。引入源级负反馈电阻 R_S ,增大运放的线性区间,拓宽了误差放大器的检测范围,避免输出失真。这使得 V_{EA} 能在很大范围内跟随反馈电压 V_{FB} 线性变化,而 V_{FB} 是跟随负载线性变化。误差放大器的线性区间为

$$\Delta V_{IN} = |V_{GS7,8}| - |V_{TH7,8}| + I_S R_S \quad (25)$$

增益可表示为

$$A_V = \frac{g_{m11}(r_{o6}/r_{o11})(W/L)_{7,8}}{(W/L)_{9,10}(1 + g_{m7,8}R_S)} \quad (26)$$

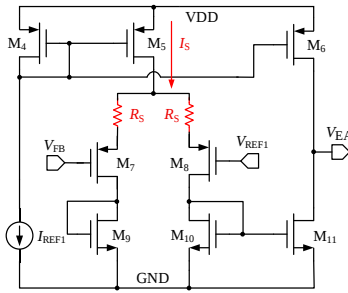


图 8 误差放大器

Figure 8 Error amplifier

PWM 控制电路由峰值电流采样电路、峰值电压发生器以及 PWM 比较器组成。 M_{CS} 镜像流过电感的电流,经过很小的电阻 R_{CS} 生成采样电压 V_{CS} 。对于峰值电流控制,为了避免 MOSFET 开启时电流尖峰的影响,一般延时一段时间后才开始检测电流。因此设计了 LEB 电路,LEB 信号与 PWM 信号波形相同,但延时了一段时间。通过 LEB 信号控制采样开关 M_{LEB} ,实现延时采样,使采样电流更加准确。

误差放大信号 V_{EA} 经过跟随器 M_1 以及电阻 R_3 和 R_4 分压,生成峰值电压 V_{peak} 。降压控制可以降低峰值

电流检测电路的损耗,还可以减少噪声的影响,使电流检测更精确。 V_{peak} 与误差放大信号 V_{EA} 的波形如图7所示。折叠共源共栅运放 OPA 和 OPB 将峰值电压 V_{peak} 钳位在最大值和最小值之间, V_{CS_max} 限制最大电感电流, V_{CS_min} 作为 PWM 切换到 PFM 的阈值。PWM 比较器将采样电压 V_{CS} 与生成的峰值电压 V_{peak} 进行比较,得到 PWM 信号的下降沿,控制 MOSFET 关断。峰值电压在设定的范围内,随着负载增大而增大,使 MOSFET 导通占空比增大,实现 PWM 控制。

PFM 控制由电压转电流电路,电流运算电路和振荡器组成。电路转电流电路由两个跨导放大器组成,其结构与 EA 相同,如图9所示。相较于误差放大器需要高增益,电压转电流跨导放大器需要更宽的线性区间,以实现大范围线性 PFM 调控。通过式(25)可知,增大 V_{CS} 可以进一步拓宽线性区间,减小 M_{14} 和 M_{15} 的宽长比,牺牲增益换取更宽的线性区间。在线性区间内,输出电流 I_{OUT} 随误差电压 V_{EA} 线性变化,当 V_{EA} 等于 V_{REF} 时, I_{OUT} 等于偏置电流 I_{REF} 的一半。跨导放大器 V_{I_A} 和 V_{I_B} 分别设置不同的偏置电流和基准电压,使线性区间不重叠,得到输出电流 I_A 和 I_B 。

电流运算电路如图10所示,由于 V_{I_A} 设置的偏置电流为 I ,则当 V_{EA} 大于 V_{REF2} , I_A 小于 $I/2$ 时, I_2 开始有电流:

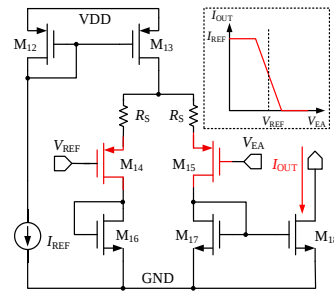


图 9 跨导放大器

Figure 9 Transconductance amplifier

$$I_2 = \frac{I}{2} - I_A \quad \left(I_A \leq \frac{I}{2} \right) \quad (27)$$

同样的,将 V_{I_B} 的偏置电流设为 $2I$,则当 V_{EA} 大于 V_{REF3} , I_B 小于 I 时, I_1 开始有电流:

$$I_1 = I - I_B \quad (I_B \leq I) \quad (28)$$

共源共栅电流镜将 I_1 和 I_2 叠加, I_{AB} 可表示为

$$I_{AB} = I_2 + \frac{1}{2} I_1 \quad (29)$$

I_C 为 $I/4$, 不随 V_{EA} 变化, 决定了最小输出电流。 I_C

与 I_{AB} 叠加, 得到最终的输出电流 I_{OSC} :

$$I_{OSC} = \frac{1}{10} I_C + \frac{7}{4} I_{AB} \quad (30)$$

图 10 展示了 I_{OSC} 随 V_{EA} 变化的波形, I_{OSC} 是振荡器的工作电流, 决定了输出时钟的频率。所以, 时钟频率 f_{SW} 与 I_{OSC} 的波形是一致的, 实现了目标的频率控制曲线。从图中还可以看出, 只需调整基准电压就可以控制 PWM/PFM 模式切换点, 而调整电阻 R_5 或晶体管 M_{14} 和 M_{15} 的尺寸可以控制 PFM 模式的工作范围。

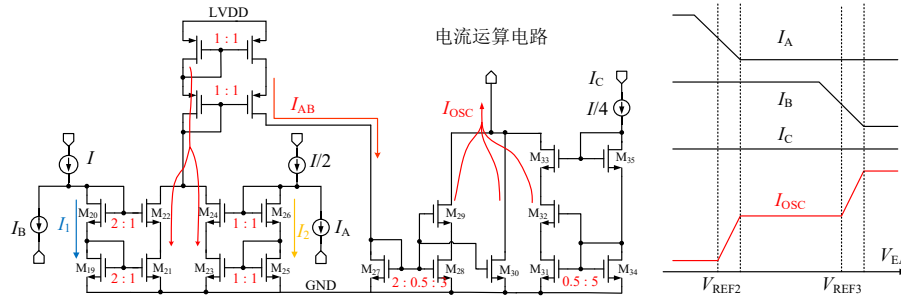


图 10 电流运算电路

Figure 10 Current operation circuit

2.2 无片外电容驱动电路

对于 BUCK 转换器常用的驱动方式为直接驱动, 但是直接驱动需要注意 MOSFET 的寄生电容, 尤其是栅端的寄生电容 C_{GS} 和 C_{GD} [13]。功率 MOSFET 栅端的寄生电容一般较大, 如果没有较大的驱动峰值电流, 那么功率管的导通速度就会较慢, 产生较大的损耗。因此, AC-DC 转换器一般需要外置 VDD 电容为功率 MOSFET 提供驱动电流。这增加了外围器件的面积, 使得芯片难以集成。

本文所提出的无片外电容驱动电路如图 11 所示, 使用夹断电压 V_p 为 25 V 的耗尽型结型场效应晶体管 (Junction Field-Effect Transistor, JFET) 实现高压自供电, 同时利用寄生电容 C_{DS} 为 MOSFET 栅端提供驱动电流。当系统启动时, 自供电控制输出为低, M_{36} 关断, 高压 DRAIN 端通过 JFET 给 VDD 电容充电, 电阻 R_5 可以限制充电电流。注意到, M_{40} 是反接的, 存在从源到漏的寄生二极管。充电电流实际上是通过寄生二极管 D_{40} 流向 VDD 电容。当自供电控制输出为高时, M_{36} 和 M_{38} 导通, 电流流过 R_6 并产生压降。由于 R_6 设置得很大, 只需要很小的电流, JFET 的源端就被迅速上拉至 V_p , 将 JFET 关闭。一方面, M_{38} 下拉将寄生二极管反偏, 关闭充电通路, 同时反偏的寄生二极管可以防止电流倒灌。另一方面, JFET 源端被上拉的过程中, 寄生电容 C_{DS} 会产生 dV/dt 电流, 通过达林顿三极管流向 MOSFET 栅端。这为 MOSFET 开启提供了足够的驱动电流, 大大减小了 VDD 电容

的面积, 使芯片集成 VDD 电容成为可能。

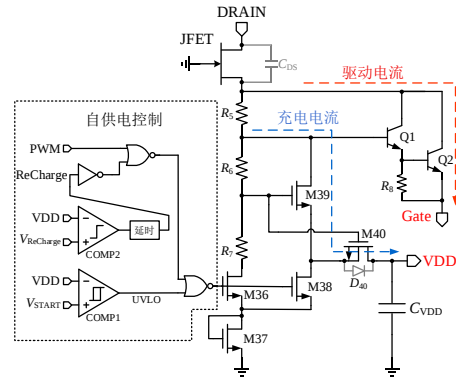


图 11 无片外电容驱动电路

Figure 11 On-chip capacitor-less driving circuit

自供电控制电路控制充电电流和驱动电流的转换, 关键信号波形如图 12 所示。系统启动时, 控制电路输出默认为低电平, JFET 提供充电电流。VDD 升到启动阈值 V_{START} 时, 迟滞比较器 COMP1 输出翻转为高电平, 并使能 PWM 信号。除非 VDD 下降至欠压锁定 (Under Voltage LockOut, UVLO) 阈值, 否则 COMP1 输出恒为高电平。当 PWM 信号为高时, 关闭充电电流, 寄生电容 C_{DS} 提供驱动电流。驱动电流可表示为

$$I_{DRIVER} = \frac{C_{DS}(V_p - V_{DD} - V_{D40} - V_{GS39})}{t_{up}} \quad (31)$$

其中, t_{up} 为上拉延时, 在这里也可以认为是 MOSFET 的驱动延时。虽然 JFET 的寄生电容提供了驱动电

流,但在 MOSFET 开启时,系统的静态工作电流依然由 VDD 电容提供,VDD 电压线性下降。为确保不会触发 VDD 欠压锁定,片内 VDD 电容不能过小。最小片内电容由下式得出:

$$C_{VDD_min} = \frac{I_Q T_{on_max}}{V_{ReCharge} - V_{UVLO}} \quad (32)$$

为了避免导通时间过长导致器件过热或磁芯饱和,一般需要设置最大导通时间。芯片设置最大导通时间为 $5 \mu s$,最大静态电流为 $150 \mu A$,可以得出 C_{VDD_min} 为 $150 pF$,最终设置片内 VDD 电容为 $220 pF$ 。PWM 信号翻转为低时,JFET 重新对 VDD 电容充电。当 VDD 大于阈值 $V_{ReCharge}$,自供电电路进入稳压状态,直到下一个 PWM 上升沿到来。比较器 COMP2 输出人为设计了延时,导致充电电流延时关闭或开启,VDD 将稳定在 $V_{ReCharge}$ 附近。

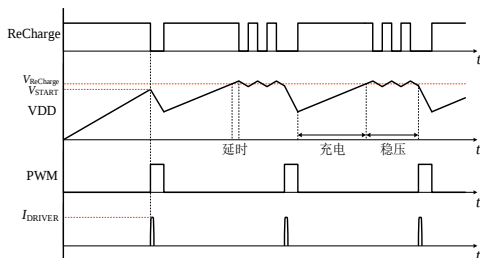


图 12 自供电控制关键波形

Figure 12 Key waveforms of self-powered control

3 测试结果

为了验证本文所提方案的可行性,设计了一个 AC-DC BUCK 控制器,并采用 BCD 工艺($0.25 \mu m$, $700 V$)制造。图 13 显示了显微镜下的芯片照片,集成了功率 MOSFET 和 VDD 电容,并与反馈二极管和续流二极管合封,增加了芯片的集成度。除去功率管,芯片面积为 $0.88 \mu m^2$,这是算上了 VDD 电容的面积,实际控制电路的面积更小。

图 14 为所提出 BUCK 控制器的应用简图,除了输入整流电路,外围器件仅有输出电感 $350 \mu H$ 和输出电容 $300 \mu F$ 。相比于图 1 传统 BUCK 应用,外围器件大幅减少,显著降低了 BUCK 变换器的体积和成本。为测试所提出变换器的性能,搭建的测试样板如图 15 所示。测试样板包含 BUCK 控制芯片和整流芯片,为了转换器的安全可靠,除了输入输出电容及电感,还加入了电磁干扰 (ElectroMagnetic Interference, EMI) 电感和保险丝。即使如此,样板面积仅为 $3.45 cm^2$,这表明本文所提出的高集成度 BUCK 变换器在小功率应用领域有一定的成本优势。

图 16 为空载时电感电流和开关波形,由于开关电源空载输出会异常,因此测试时引入了 $1 mA$ 的假

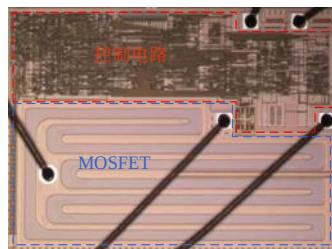


图 13 显微镜下的 IC 照片

Figure 13 Micrograph of the IC

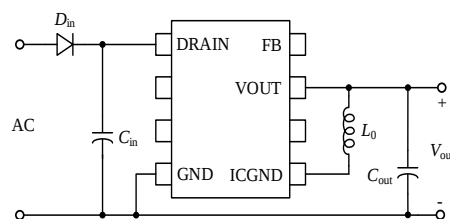
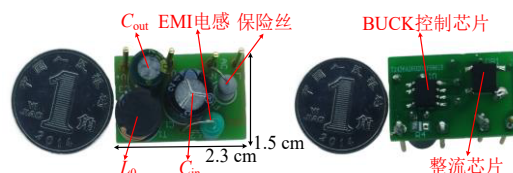


图 14 所提出 BUCK 转换器应用简图

Figure 14 Schematic application of the proposed BUCK converter



(a) 测试样板正面

(b) 测试样板反面

(a) Front side of the test board

(b) Back side of the test board

图 15 测试样板

Figure 15 Test board

负载。115 Vac 和 265 Vac 输入情况下,开关频率分别为 542 Hz 和 532 Hz,与设计的最小开关频率 500 Hz 基本吻合。

图 17 给出了带载时的电感电流和开关波形。对于 115 Vac 输入,图 17(a)、图 17(b)显示 75 mA 和 150 mA 负载时开关频率均为 24 kHz,表明此时系统工作在 PWM 模式。同时负载从空载到 75 mA,开关频率迅速从最小开关频率升到固定的 PWM 开关频率,系统工作在 PFM 模式。图 17(c)、图 17(d)分别为 225 mA 和 300 mA 负载的波形,此时开关频率和导通占空比都随着负载增加而增加,系统工作在 PWM/PPM 混合模式。图 17(e) ~ (h) 为 265 Vac 输入的情况,在相同负载下,相对于 115 Vac 输入,265 Vac 输入的导通占空比明显减小。在重载 PWM/PPM 混合模式时,导通占空比和开关频率都相应减小,这是符合本文设计的 PWM/PPM 混合控制的。考虑到输出过载保护,系统满载时还未达到最大开关频率 45 kHz,留有一定余度。观察电感电流波形可以发现,系统主要工作在 DCM,只有在满载时才会进入 CCM,可以有效提升轻载效率并减小输出电感的体积,适合小功率转换器应用需求。

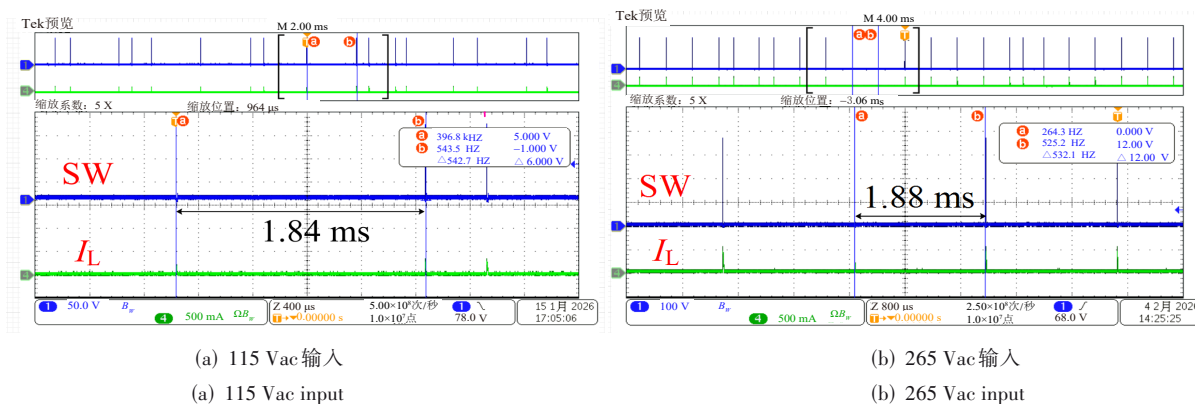


图 16 空载时电感电流和开关波形

Figure 16 Inductor current and switching waveforms under no-load condition

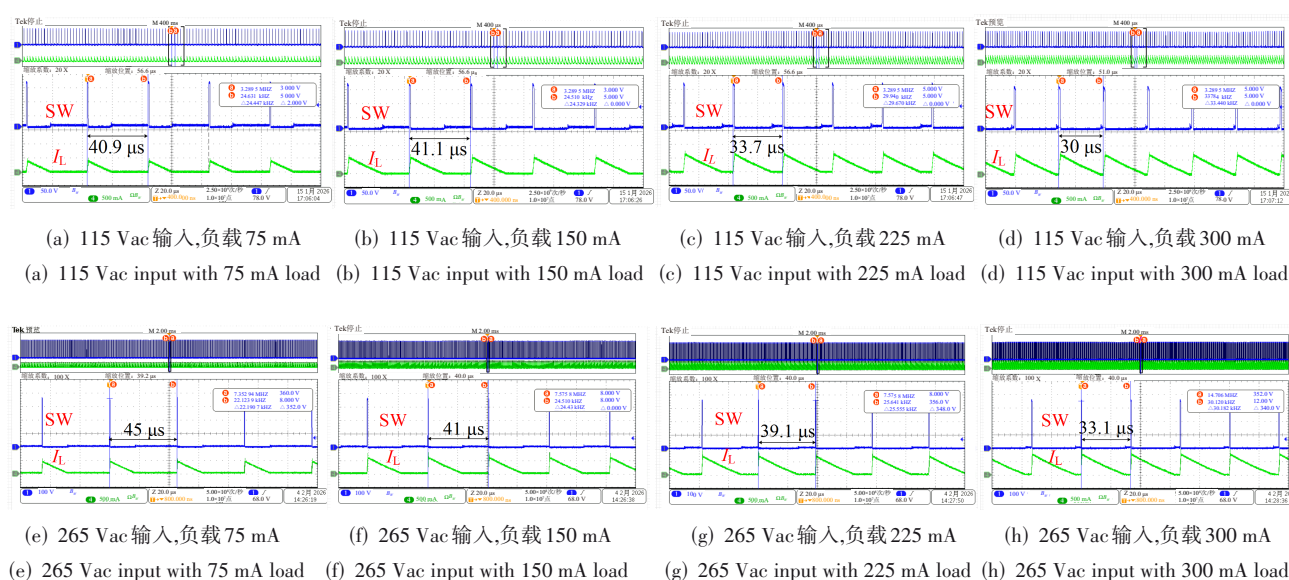


图 17 不同输入和负载情况下的电感电流和开关波形

Figure 17 Inductor current and switching waveforms under different input and load conditions

图 18(a)为不同输入电压下的负载调整曲线,横坐标为输出电流负载,纵坐标为输出电压。一方面,从横向对比可以看出,系统输出电流从空载到满载,输出电压变化小于 150 mV,即系统负载调整率优于 $\pm 1.5\%$ 。另一方面,从纵向对比可以看出系统输入从 85~265 Vac,输出电压变化小于 120 mV,即系统线性调整率优于 2.4%,这对于单级 AC-DC 转换器来说是可以接受的。本文所提出的转换器最大输出电流为 300 mA,分别测量 25%、50%、75%、100% 最大负载的转换效率,结果如图 18(b)所示。所提出的转换器在 85 Vac 输入、1.5 W 输出时,峰值效率达到 78.4%,对比市面上的单级 AC-DC 芯片的效率属于正常范畴。

表 1 总结了本文所提出的变换器的性能,并与其他已发表的论文进行比较。文献[14]和文献[21]采

用反激拓扑实现 AC-DC 转换器,文献[14]通过交替开关主功率管和辅助开关管,同时通过初级侧电流为芯片供电电容充电,从而无需使用辅助绕组。这意味着与传统反激变换器相比外部元件更少,但为了降低输出电压纹波,反激转换器的输出电感和电容的体积比 BUCK 转换器大得多。文献[21]使用氮化镓高电子迁移率晶体管组成半桥功率开关,实现 339~513 kHz 高频工作,将变压器降至 85 μH 。但控制电路更复杂,在没有集成功率管和 VDD 电容的情况下,芯片面积达到 2.56 mm²,芯片成本远大于本文。尽管两者都优化了反激变换器外围器件的数量或体积,但受限于拓扑结构,外围器件成本依然远大于 BUCK 变换器。

文献[22]为 DC-DC BUCK 转换器,相较于 AC-DC BUCK 转换器,系统开关频率更高,能达到 1.5 MHz,

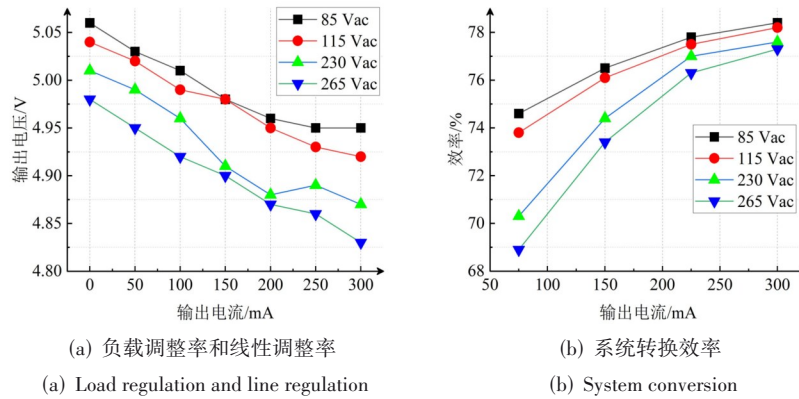


图 18 测试结果

Figure 18 Test results

表 1 性能总结与对比

Table 1 Performance summary and comparison

参数	拓扑结构	输入电压	输出电压/V	开关频率/kHz	最大输出电流/mA	$L/\mu\text{H}$	$C_{\text{out}}/\mu\text{F}$	C_{VDD}	功率开关管	功率二极管	面积/ mm^2	峰值效率/%
本文	Buck	85~265 Vac	5	0.5~40	300	350	300	On-chip	On-chip	In-package	In-package	78.4@1.5 W
文献[14]	Flyback	90~265 Vac	5	0.7~65	1 000	1 700	1 000	Off-chip	On-chip	Off-chip	—	78.9
文献[21]	Flyback	85~264 Vac	5	339~513	1 000	85	660	Off-chip	Off-chip	Off-chip	2.56	81.0
文献[22]	Buck	2.5~3.6 V	1.2	2 000	1 500	0.47	20	—	Off-chip	—	0.55	93.7
文献[23]	Buck	85~265 Vac	3.3~12	1~30	300	300	330	Off-chip	Off-chip	Off-chip	0.43	78.9@1.5 W

因此输出电感和输出电容的体积能大幅减小,转换效率很高。但是 DC-DC 转换器一般要搭配前级的 AC-DC,将 220 V 交流电转化为较低的直流电压,这就使得整个系统变得复杂且成本更高。文献[23]也是单级 AC-DC BUCK 转换器,输出电感和输出电容的大小以及控制模式都与本文类似。相较于文献[23],本文进一步拓宽了开关频率的范围,能够适应宽负载范围的变化,因此轻载效率得到提升。在相似输入输出条件下,本文的峰值效率为 78.4%,与文献[23]相差无几。受限于芯片面积和散热能力的约束,一般片内集成功率管的导通电阻大于片外的功率管;而且合封的续流二极管的导通压降存在差异,导致本文转换器满载效率略低于文献[23]。文献[23]的芯片采用 180 nm 普通 CMOS 工艺,得益于线宽优势,芯片面积较小,但并没有集成功率管和 VDD 电容,本文进一步提升转换器的集成度,外围器件除了桥式整流仅需要输出电感和输出电容。虽然芯片面积增加,但片外元器件的减少降低了整个系统成本,因此高集成度有利于成本的进一步缩减。

4 结论

本文针对小体积、低成本的应用场景,进一步优化传统 BUCK 电源的外围器件。本文提出了无片外

VDD 电容的驱动方案,去除了片外 VDD 电容。芯片集成了功率 MOSFET,并将反馈二极管和续流二极管与芯片合封,外围器件仅有储能电感和输出电容,增加了集成度,极大地减少了体积和成本。为了减少变换器的损耗,设计了 PWM/PFM 混合调制电路来提高效率,经过测试,峰值效率达到 78.4%。综上所述,本文提出的 AC-DC BUCK 转换器,只需极少的外围器件就能实现稳定 5 V 输出,性能上也能满足市面要求,在低成本、小面积应用中无疑是较好的应用方案。

参考文献

- [1] Park W, Namgoong G, Choi E, et al. A 94% peak efficiency dual mode buck converter with fully integrated on-time-based mode control for implantable medical devices[J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2022, 69(11): 4458-4462.
- [2] Guo Tian, Duan Quanzhen, Lee M, et al. A 464 nA quiescent current buck converter with 93.7% peak efficiency for IoT devices[J]. IEEE Transactions on Industrial Electronics, 2024, 71(7): 8197-8201.
- [3] Lai Xinquan, Zhao Jingxiang, Wang Bingyuan. A current-mode DC-DC buck converter with accurate current limit using multiplex PWM comparator[J]. IEEE Transactions

- on Industrial Electronics, 2022, 69(12): 12739-12749.
- [4] Cao Peng, Wang Yingjie, Xu Jiawei, et al. A 55 nA quiescent current power-wise buck converter with 1 μ A-600 mA load range and 0.5 V-1.8 V flexible output voltage options[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2025, 72(1): 397-407.
- [5] Besharati Rad A, Kargaran M, Meghdadi M, et al. A wide-input/output-voltage-range buck converter with adaptive light-load efficiency improvement and seamless mode transition[J]. IEEE Transactions on Power Electronics, 2024, 39(2): 2200-2212.
- [6] Lai Longkun, Li Chenhao, Jiang Xin, et al. A monolithic GaN DC-DC buck converter with an antibootstrap level shifter for envelope-tracking amplifier[J]. IEEE Transactions on Power Electronics, 2024, 39(1): 939-948.
- [7] Kim D, Lee Y, Kim J. A 12 MHz GaN-based DC-DC buck converter featuring dual reverse conduction controllers[J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2025, 72(12): 2042-2046.
- [8] Zhang Yutan, Song Wendi, Hua Weijie, et al. A boost-inductorless electrolytic-capacitorless single-stage bidirectional isolated AC-DC converter[J]. IEEE Transactions on Power Electronics, 2023, 38(4): 5469-5678.
- [9] Awasthi A, Bagawade S, Jain P K. Analysis of a hybrid variable-frequency-duty-cycle-modulated low- Q LLC resonant converter for improving the light-load efficiency for a wide input voltage range[J]. IEEE Transactions on Power Electronics, 2021, 36(7): 8476-8493.
- [10] Wei Yuqi, Luo Quanming, Alonso J M, et al. A magnetically controlled single-stage AC-DC converter[J]. IEEE Transactions on Power Electronics, 2020, 35(9): 8872-8877.
- [11] Sha Deshang, Zhang Debin, Zhang Jiankun. A single-stage dual-active-bridge AC-DC converter employing mode transition based on real-time calculation[J]. IEEE Transactions on Power Electronics, 2021, 36(9): 10081-10088.
- [12] Sarani S, Abootorabi Zarchi H, Delavaripour H. Ripple-free input current flyback converter using a simple passive circuit[J]. IEEE Transactions on Industrial Electronics, 2022, 69(3): 2557-2564.
- [13] 邬林峻. 无片外电容低功耗 AC-DC 电源控制芯片研究[D]. 成都: 西南交通大学, 2024.
- Wu Linjun. Research on low power AC-DC power supply control chip without off-chip capacitor[D]. Chengdu: Southwest Jiaotong University, 2024. (in Chinese)
- [14] He Luyang, Chang Changyuan, Chen Chang, et al. Design of a high accuracy PSR CC/CV AC-DC converter without auxiliary winding[J]. IEEE Transactions on Power Electronics, 2020, 35(8): 8165-8172.
- [15] Tang Tianyuan, Luo Ping, Deng Chengda, et al. Seamless mode-switch control scheme for primary side regulation flyback with capacitorless self-adaptive startup[J]. IEEE Transactions on Power Electronics, 2021, 36(8): 9668-9677.
- [16] Kim S J, Choi W S, Pilawa-Podgurski R, et al. A 10 MHz 2 800 mA 0.5~1.5 V 90% peak efficiency time-based buck converter with seamless transition between PWM/PFM modes[J]. IEEE Journal of Solid-State Circuits, 2018, 53(3): 814-824.
- [17] Hao Yun, Wang Xukun, Han Zhigang, et al. A high-efficiency dual-mode DC-DC converter with a low-cost seamless transition scheme[J]. IEEE Transactions on Power Electronics, 2025, 40(9): 12488-12498.
- [18] Hwang Y S, Chen J J, Yang J, et al. A low-EMI continuous-time delta-sigma-modulator buck converter with transient response eruption techniques[J]. IEEE Transactions on Industrial Electronics, 2020, 67(8): 6854-6863.
- [19] Huang C S, Chen Dan, Chen C J, et al. Mix-voltage conversion for single-inductor dual-output buck converters[J]. IEEE Transactions on Power Electronics, 2010, 25(8): 2106-2114.
- [20] 倪雨, 许建平. 控制受限滑模控制 Buck 变换器优化设计[J]. 电子学报, 2013, 41(3): 555-560.
- Ni Yu, Xu Jianping. Optimal design of sliding mode control Buck converter with bounded input[J]. Acta Electronica Sinica, 2013, 41(3): 555-560. (in Chinese)
- [21] Tanaka A, He Shan, Mounesi R, et al. An 81.0% peak efficiency, 1.0 W/cm³ miniaturized 5 V/1 A AC-DC converter using a highly-integrated primary-side active clamp flyback controller with adaptive frequency and zero-voltage switching[C]//2025 IEEE Custom Integrated Circuits Conference (CICC). Piscataway: IEEE, 2025: 1-3.
- [22] Xie Jin, Chen Qibin, Zhang Jianwei, et al. A high efficiency dual mode buck converter with a novel seamless and fast transition scheme[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2026, 73(4): 2952-2962.
- [23] Wu Qiang, Wu Linjun, Li Yongyuan, et al. A high precision CV control scheme for low power AC-DC BUCK converter controller[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2023, 70(10): 4183-4193.

作者简介



涂建宏 男,2001 年出生于广东省肇庆市。
现为西南交通大学信息科学与技术学院硕士研究生。主要研究方向为功率集成电路。
E-mail: tujianhong@my.swjtu.edu.cn



吴 强 男,1988 年出生于湖北省麻城市。
现为西南交通大学信息科学与技术学院副教授。主要研究方向包括电源管理、绿色能源 AC/DC 变换器以及数模混合集成电路设计。
E-mail: qwu@swjtu.edu.cn



邬林峻 男,1998 年出生于四川省绵阳市。
现为西南交通大学信息科学与技术学院博士研究生。主要研究方向为开关电源。
E-mail: wulj@my.swjtu.edu.cn



朱樟明 男,1978 年生于浙江省嵊州市。
现为西安电子科技大学集成电路学部教授,博士生导师。主要研究方向为射频集成电路与系统、高效模数转换器。中国电子学会会员编号:E190013050S。
E-mail: zhangmingzhu@xidian.edu.cn



骆晓然 男,2001 年出生于湖北省枣阳市。
现为西南交通大学信息科学与技术学院硕士研究生。主要研究方向为功率集成电路。
E-mail: lxr2531@my.swjtu.edu.cn